

課題番号 : F-15-FA-0034
利用形態 : 機器利用
利用課題名(日本語) : パワーデバイス用シリコン基板の開発
Program Title (English) : Silicon Wafer for Power Devices
利用者名(日本語) : 西澤伸一
Username (English) : S. Nishizawa
所属名(日本語) : 産業技術総合研究所
Affiliation (English) : National Institute of Advanced Industrial Science and Technology

1. 概要(Summary)

3E 社会に向けた電力の有効利用に関する取り組みの中で、パワーエレクトロニクス技術、関連要素技術としてのパワーデバイスおよび関連材料技術の開発がすすめられている。パワーデバイスに関して、Si パワーデバイスの性能限界が議論され、新しい化合物半導体材料が注目を集めている。しかし、Si 性能限界は、現時点での基板材料品質、プロセス条件、デバイスデザインルールなどの制約によるものであり、これらの条件が向上させて Si 性能限界を更新してきたのが、これまでのパワーデバイス開発の歴史である。

今回は、Si 基板材料品質とプロセス条件の相互関係を明確にし、基板材料品質およびプロセス条件の向上による Si 性能限界突破を主目的としている。具体的には、Si 基板材料とデバイス特性をつなぐ因子としてライフタイムを取り上げ、プロセスを経ていく過程でのライフタイムの変化を追跡し、ライフタイムの決定・劣化要因、ライフタイムを長く維持するための結晶品質指標、プロセス条件指標などを明確にするため、種々の Si 基板にいくつかの熱負荷条件をあたえ、前後および相互のライフタイム評価を行う。平成 27 年度においては、まずは熱負荷試験において、ライフタイムに影響を及ぼす金属汚染などがないこと、および熱負荷試験において Si 基板に対して過度な熱ひずみの発生がないこと、などの環境条件確認を行った。

本研究において想定しているパワーデバイスはバイポーラデバイスである IGBT であり、ライフタイムにより大きく特性が左右される。ライフタイムは汚染に対して極めて敏感な指標であり、ライフタイム測定は、プロセス汚染の検証手段としても用いられてきている。そのため、この初期環境条件確認は、今後、本施設を継続的に利用した研究展開のためには、はじめに確認しておかなければいけない事項である。

2. 実験(Experimental)

【利用した主な装置】

酸化炉、拡散炉

【実験方法】

市販の Si 基板に対して、デバイス作製プロセス時の環境を想定した熱負荷(温度・保持時間)をかけ、試験前後の Si 基板中の不純物評価、および X 線トポグラフによるひずみ解析評価をおこなった。

3. 結果と考察(Results and Discussion)

まず、試験後の Si 基板中の不純物評価に関しては、特に金属系元素の ICP 分析を行ったところ、いずれも検出限界以下であり、本共通利用設備を用いて、極めて汚染に敏感なライフタイム評価をすすめていくことに問題がないことが確認された。また、Fig.1 に示すように X 線トポグラフ像においても熱応力によるひずみなどは観測されていない。ライフタイムに関しては、市販基板の品質(製造方法: CZ 法・FZ 法、比抵抗: 高抵抗・低抵抗)により熱負荷後のライフタイム低下度合いが異なることがわかっており、引き続き熱負荷条件、Si 基板の熱負荷前後の品質などの相関を調べていく。



Fig.1 X-ray topo of Si wafer after thermal stress

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。