

※課題番号 : F-12-FA-0006  
※支援課題名 (日本語) : 3C-SiC 基板を用いたデバイス作製に関する研究  
※Program Title (in English) : The study on the preparation of devices using 3C-SiC substrate  
※利用者名 (日本語) : 竹内 千広, 高槻 晃士  
※Username (in English) : Chihiro Takeuchi, Koji Takatsuki  
※所属名 (日本語) : 九州工業大学, 中尾研究室  
※Affiliation (in English) : Kyushu Institute of Technology, Nakao Laboratory

※概要 (Summary) :

現在 Si 基板が多く半導体では使用されている。しかしながら、Si 基板の物性値には限界が近付いている。そこで、SiC 基板は Si 基板に比べ、絶縁破壊電界が 10 倍、熱伝導率が大きく、ワイドバンドギャップであることから注目されている<sup>1)</sup>。また、SiC 基板は数多くのポリタイプが報告されているが、その中でも構造が容易である 3C-SiC 基板を用い研究を行っている。

※実験 (Experimental) :

まず、ウォーターバスおよび超音波洗浄器を用い、RCA 洗浄を行う。その後、パターンを形成するために、フォトリソ設備を使用する。スピコートを用い、レジストを塗布する。その後、ホットプレートでベークし、露光装置で基板を露光後、現像液に浸水する。膜厚測定器の顕微鏡を用い、正しくパターンが形成できているか確認を行う。フォトリソ後、RIE 装置でエッチングをする。またイオン注入装置を用い、注入領域を形成する。酸化膜を形成する際には、プラズマ CVD 装置を使用する。最後に Al 配線を行う際に、ウォーターバスを用い、混酸でエッチングを行う。デバイスが完成後、デジタルマイクロスコープで写真を撮り、マニュアルプローバーおよび半導体デバイスアナライザーを用い、デバイスの評価を行う。

※結果と考察 (Results and Discussion) :

図 1 は、デジタルマイクロスコープを使用し、撮影されたデバイス完成後の写真を示す。フォトリソ設備および RIE によるエッチングで、綺麗なパターンを形成する事ができた。

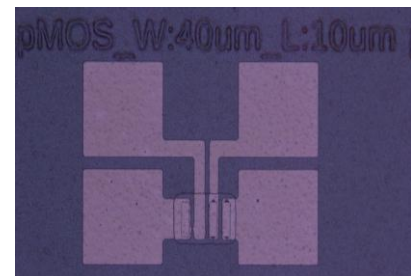


図 1 デバイス完成図

※その他・特記事項 (Others) :

・今後の課題

SiC 基板を用いデバイス作製を行う問題点は、大きく分けて 2 点ある。p 型層形成および絶縁層の膜質向上が課題である。その他に、SiC 基板は Si 基板に比べ高価であるため、普及していない現状がある。これらを 1 つ 1 つ解決していくことで半導体技術の飛躍的な成長が見込まれる。

・参考文献

(1)松波弘之ら編著：半導体 SiC 技術と応用 [第 2 版]、日刊工業新聞社 (2011)

共同研究者等 (Coauthor) :

なし

論文・学会発表

(Publication/Presentation) :

なし

関連特許 (Patent) :

なし