

課題番号 : F-13-FA-0027
利用形態 : 機器利用
利用課題名 (日本語) : 脳型情報処理回路のためのナノディスクアレイ結合型 FinFET の開発
Program Title (English) : Development of Nanodisk-array with FinFET for Brain-like Information Processing Circuit
利用者名 (日本語) : 東原 敬, 浦邊 大史, 倉光 良明, 森江 隆
Username (English) : T. Tohara, H. Urabe, Y. Kuramitsu, T. Morie
所属名 (日本語) : 九州工業大学大学院生命体工学研究科
Affiliation (English) : Graduate School of Life Science and Systems Engineering, Kyushu Institute of Technology.

1. 概要 (Summary)

我々はこれまで、ノイズ・ゆらぎを有効利用する脳型時間軸情報処理モデルによる知能情報処理ハードウェアの構築を目指し、ナノディスクアレイ (NDA) 接合型 Fin 型トランジスタ (FinFET) によるスパイクニューロンデバイスを開発してきた⁽¹⁾。

NDA 作製工程上、NDA 作製領域には平坦性が必要である。また、NDA 接合型 FinFET では、NDA を直接 FinFET のゲート部に繋げる構造であるため、平坦化処理によって、ゲート部をチップ表面に露出させる必要がある。つまり、通常の FinFET 試作後に表面を平坦化処理し、かつ FinFET のゲート部がチップ表面に露出したことを検出・判定しなければならない。

そこで我々は、FinFET の周囲に FinFET のゲートと同じ高さの 80 μm 角のパターンを作製し、保護膜成膜後にそのパターンまで 10 μm 角の穴を開けた。これによって、平坦化処理後、穴パターンの状態や段差を観察することで平坦化処理の終点を検出できることを考えた^(2,3)。

2. 実験 (Experimental)

電子顕微鏡を使用して、2cm 角ウエハのパターン観測を行った。サンプルは外部施設で試作・平坦化加工したもので、表面には保護酸化膜を成膜しており、穴パターン表面には poly-Si が露出している。

まず、10 μm 角の穴パターンの形状と段差を観測した。サンプル上面からパターンを観測し、平坦化後の穴パターンの形状確認を試みた。また、サンプルを 10° 程度傾けてパターンを観測し、平坦化後の穴パターンの段差確認を試みた。

3. 結果と考察 (Results and Discussion)

Fig.1 には、電子顕微鏡を使用して、サンプルを 10° 程度傾けて 10 μm 角の穴パターンを観測した結果を示す。平坦化処理後の穴パターンに 100nm 程度の段差が残っていることを確認した。この段差について平坦化処理の限界であるのかを調べるために、処理と電子顕微鏡観測を繰り返す必要がある。

4. その他・特記事項 (Others)

本研究における FinFET の作製は産業技術総合研究所つくばセンターで行われた。また、NDA 作製は東北大学流体科学研究所寒川研究室にて行われた。

5. 論文・学会発表 (Publication/Presentation)

- (1) T. Morie et al. , The 19th Asia and South Pacific Design Automation Conference (ASP-DAC 2014), pp. 185-190, Jan. 21, 2014
- (2) T. Morie et al. , Proc. of the Thirteenth Int. Symp. on Advanced Fluid Information and Transdisciplinary Fluid Integration (AFI/TFI 2013), pp. 98-99, Nov. 26, 2013
- (3) 東原 他, 第 60 回応用物理学会春季学術講演会, 講演番号 29a-PB3-4, p. 09-075, 2013 年 3 月 29 日.

6. 関連特許 (Patent)

なし。

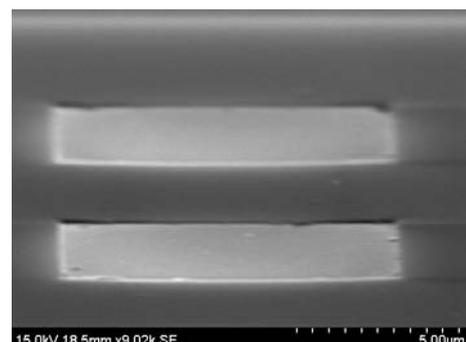


Fig.1 : SEM image of FinFET