

課題番号 : F-13-FA-0037
利用形態 : 機器利用
利用課題名 (日本語) : シリコンパワーMOSFET 作成
Program Title (English) : Fabrication of Silicon Power MOSFET
利用者名 (日本語) : 脇田 恭之, 武田 恭英, 柴田 力, 遠藤 誠一
Username (English) : Y.Wakita, Y.Takeda, C.Shibata, S.Endo
所属名 (日本語) : 株式会社ジェイテクト
Affiliation (English) : JTEKT, Co., Ltd.

1. 概要 (Summary)

プレーナゲート型 Si パワー MOSFET を作成し、構造及び電気特性の評価を行った。

2. 実験 (Experimental)

■ 使用装置

ドラフトチャンバー、酸化炉、拡散炉、減圧 CVD、プラズマ CVD、スパッタ装置、膜厚測定器、レーザーマイクロスコップ、コートデベロッパ、ステップ、リアクティブイオンエッチャー、イオン注入装置、走査型電子顕微鏡、ダイシングロー、超純水製造装置

■ 実験内容

下記フローにて MOSFET を作製し、電気特性の評価を行った (フローは、洗浄/露光・現像/レジスト剥離等の詳細は省略して記載している)。

1) 露光用重ね合わせマーク形成

Si 基板を Dry エッチング

2) ボーティ拡散層形成

ボロン注入→アニーリング

3) LOCOS 形成

プラズマ窒化膜デポジション→Dry エッチング

→NH₃ 酸化

3) ゲート形成

Dry 酸化→PolySi デポジション

→Dry エッチング

4) ソース/ドレイン拡散層形成

リン、ボロン注入→アニーリング

5) コンタクト形成

プラズマ酸化膜デポジション→Dry エッチング

6) アルミ配線形成

AlSi スパッタリング→Wet エッチング

7) ダイシング

ウェハ裏面の研磨、電極スパッタリング後のダイシングにより、個片にカット。

3. 結果と考察 (Results and Discussion)

作製したパワー MOSFET の断面を Fig.1 に示す。断面からは目立った形状異常も見られず、プレーナゲート型パワー MOSFET が正常に形成できていることを確認した。

次に作製したパワー MOSFET の VgId 特性を Fig.2 に示す。VgId から、作成した MOS はスイッチング素子として正常に ON/OFF 動作していることがわかる。

以上より、今回作成したパワー MOSFET は基本的な構造、及び電気特性において異常は見られず、設計・製造技術に大きな問題が無いことがわかった。

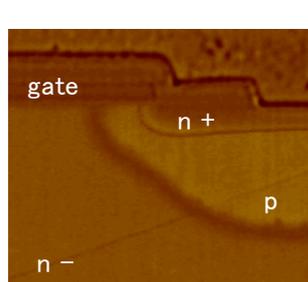


Fig.1. MOSFET Cross-Section (Half Cell)

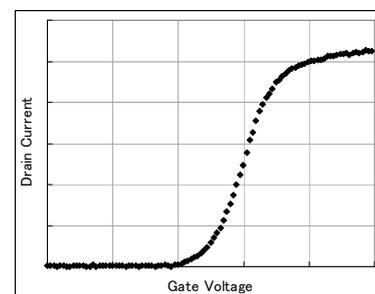


Fig.2.

Vg-Id characteristic

4. その他・特記事項 (Others)

なし。

5. 論文・学会発表 (Publication/Presentation)

なし。

6. 関連特許 (Patent)

なし。