

課題番号 : F-18-FA-0015
 利用形態 : 機器利用
 利用課題名(日本語) : パワーデバイスに関する研究
 Program Title (English) : Study on power devices
 利用者名(日本語) : 犬石 昌秀
 Username (English) : M. Inuishi
 所属名(日本語) : 早稲田大学 大学院 情報生産システム研究科
 Affiliation (English) : Waseda Univ. Graduate School of Information, Production, and Systems
 キーワード/Keyword : 微細加工、酸化拡散、イオン注入、成膜・膜堆積、パワーデバイス

1. 概要(Summary)

パワーデバイスの開発には、内部電界の緩和、高性能化できる構造・プロセスを確立することが重要である。今回、北九州市の共同開発センターの設備を利用して SOI 基板を用いた n 型 LDMOS と p 型 LDMOS からなる CMOS LDMOS 構造 及び FZ 基板を用いた少数キャリア注入効率を向上した縦型 IGBT と逆導通型 IGBT (RC-IGBT)のプロセスインテグレーションを行い、実験のプロセスを確立した。

2. 実験(Experimental)

【利用した主な装置】 両面マスクアライナ、リアクティブイオンエッチャー、イオン注入装置、酸化炉、プラズマ CVD、スパッタ装置、減圧 CVD、デバイスアナライザ

【実験方法】

SOI 基板を用いた横型 CMOS LDMOS、及び FZ ウエハを用いた、縦型の IGBT 及び Reverse conducting IGBT のプロセスインテグレーションを行った。

共同開発センターのイオン注入、酸化、成膜、アニール、リソグラフィ、微細加工装置等を用いた一貫プロセスで試作した。

3. 結果と考察(Results and Discussion)

試作した TEG パターンを Fig.1 に示す。

LDMOS と IGBT の I-V 特性を Fig.2 と Fig.3 に示す。

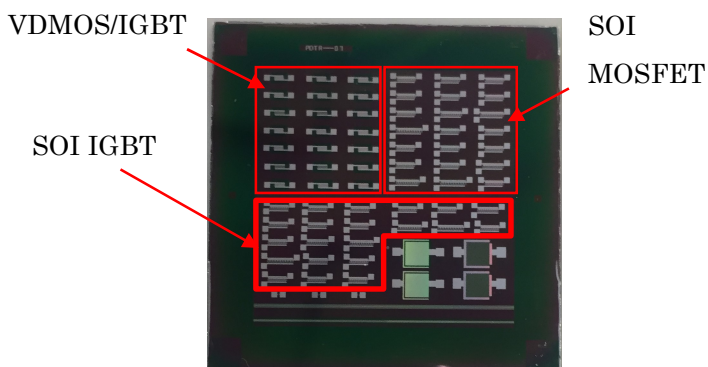


Fig.1 Test Element Group

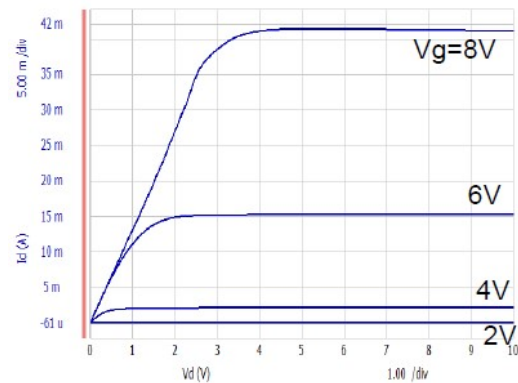


Fig.2 I-V Characteristics of n-LDMOS on SOI

Resurf 構造を n 型/p 型 LDMOS に適応し、電界緩和構造の有効性を確認した。今後 Resurf 構造の更なる改善を目指して実験を行う。

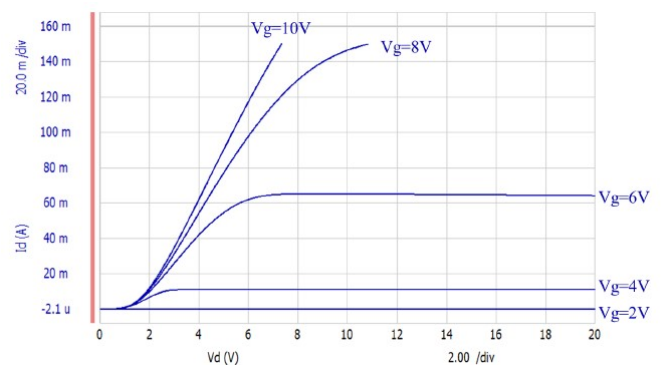


Fig.3 I-V Characteristics of vertical IGBT

少数キャリアの電荷蓄積層によるオン電圧の低下、及び RC-IGBT の動作を確認した。今後 RC-IGBT の裏面のレイアウトの最適化を目指して実験を行う。

4. その他・特記事項(Others) なし

5. 学会発表(Presentation)

(1) Chang Zhongke, Zhu Xiaofei, Masahide Inuishi
 “ Backside Layout Design of Snapback-free RCIGBT with Multiple-Cell” IMEC2019

6. 関連特許(Patent) なし