

課題番号 : F-19-FA-0008
 利用形態 : 機器利用
 利用課題名(日本語) : パワー半導体デバイスの研究
 Program Title (English) : Study on power semiconductor devices
 利用者名(日本語) : 犬石昌秀
 Username (English) : M. Inuishi
 所属名(日本語) : 早稲田大学 大学院 情報生産システム研究科
 Affiliation (English) : Waseda Univ. Graduate School of Information, Production, and Systems
 キーワード/Keyword : 微細加工、酸化拡散、イオン注入、成膜・膜堆積、パワーデバイス

1. 概要(Summary)

パワーデバイスの開発には、内部電界の緩和による、高耐压化、高性能化できる構造・プロセスを確立することが重要である。今回、北九州市の共同開発センターの設備を利用して SOI 基板を用いた LDMOS と LIGBT 構造 及び FZ 基板を用いた少数キャリア注入効率を向上した縦型 IGBT と逆導通型 IGBT (RC-IGBT) のシミュレーションによる構造設計とプロセス実験を行った。

2. 実験(Experimental)

【利用した主な装置】

両面マスクアライナ、リアクティブイオンエッチャー、イオン注入装置、酸化炉、プラズマ CVD、スパッタ装置、減圧 CVD、デバイスアナライザ

【実験方法】

SOI 基板を用いた横型 LDMOS、LIGBT、及び FZ ウェハを用いた、縦型の IGBT 及び Reverse conducting RC-IGBT の試作実験を行った。共同開発センターのイオン注入、酸化、成膜、アニール、リソグラフィー、微細加工装置等を用いた一貫プロセスで試作した。

3. 結果と考察(Results and Discussion)

Fig.1 に RC-IGBT の構造を示す。

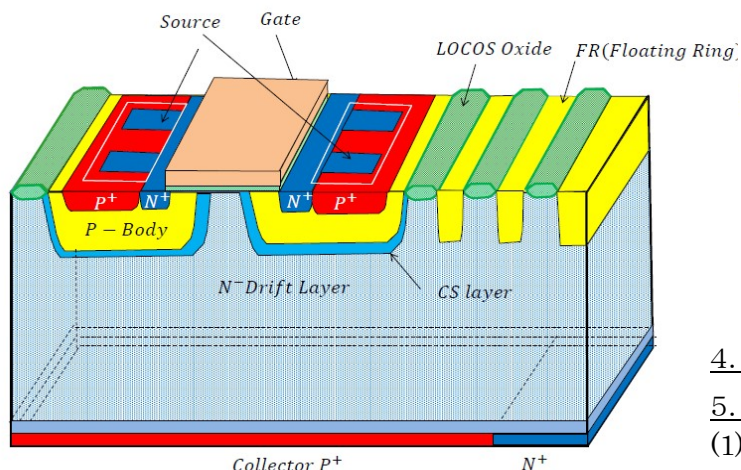


Fig.1 RC-IGBT

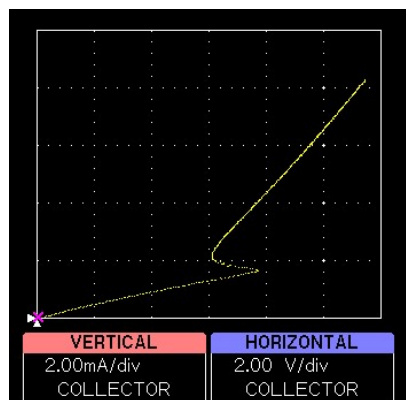


Fig.2 Snap back characteristics of RC-IGBT

Fig.2 は RC-IGBT 試作ウェハの特性の一例である。裏面 P+, N+ のレイアウトによりスナップバック特性が観察された。また SOI 基板を用いた N チャネル LDMOS は Fig.3 に示すようにほぼ TCAD による構造設計の予測どおりの特性を示した。

* Agilent

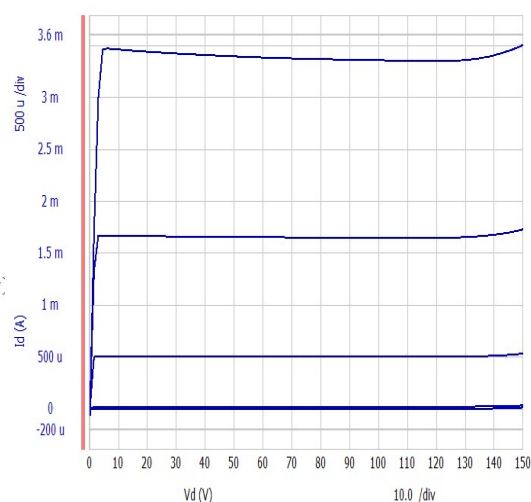


Fig. 3 N channel SOI LDMOS

4. その他・特記事項(Others) 無

5. 論文・学会発表(Publication/Presentation)

(1) Chang Zhongke, Zhu Xiaofei, Masahide Inuishi
 “ Backside Layout Design of Snapback-free RCIGBT with Multiple-Cell” IMEC2019